

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-125537

(43)Date of publication of application : 11.05.2001

(51)Int.Cl. G09G 3/28
G09G 3/20
H04N 5/66

(21)Application number : 11-310096

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 29.10.1999

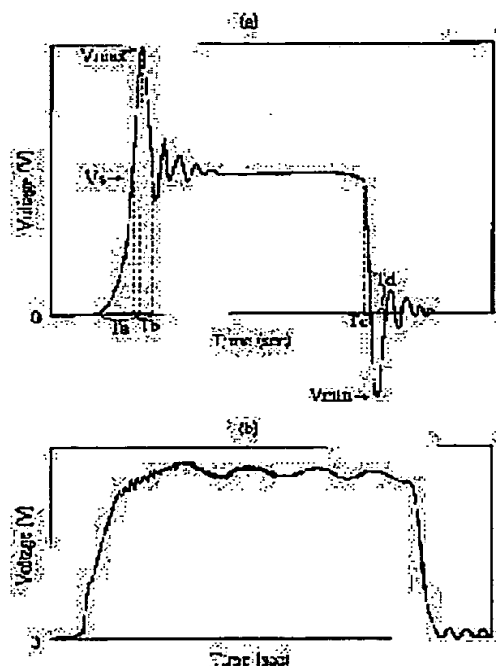
(72)Inventor : SHIOKAWA AKIRA
MURAI RYUICHI
TAKADA YUSUKE

(54) PANEL DISPLAY DEVICE AND DRIVING METHOD FOR GAS DISCHARGE PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To improve picture quality by suppressing the delay of discharge from being generated in a discharge sustaining period and to enhance luminous efficiency while suppressing reactive currents from being generated at the time of driving gas discharge panels including a PDP.

SOLUTION: In a discharge sustaining period, discharge sustaining pulses are alternately impressed to a scanning electrode group 19a and a sustaining electrode group 19b, however, the delay of discharge is suppressed from being generated by applying a voltage whose absolute value is higher than a normal value to each discharge sustaining pulse in a short time immediately after the front edge of each discharge sustaining pulse. It is desirable to set a voltage value V_{max} which is to be impressed to the pulse at the instant following the starting of the rising of the pulse to be equal to or higher than the discharge starting voltage of a discharge cell at its absolute value and to be higher than 'a normal sustaining voltage' V_s by $\sim 50V$. Moreover, the luminous efficiency is enhanced by suppressing the reactive currents from being generated while applying a voltage having a reverse polarity to the pulse in a short time from the rear edge of each discharge sustaining pulse.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

Best Available Copy

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2001-125537

(P2001-125537A)

(43) 公開日 平成13年5月11日(2001.5.11)

(51)Int. Cl. 7	識別記号	F I	テ-マ-コ-ト'(参考)
G09G	3/28	G09G	3/20 622 C 50058
	3/20		624 M 50080
			670 E
		H04N	5/66 101 B
H04N	5/66	G09G	3/28 H
審査請求	未請求	請求項の数 14	OL (全 14 頁)

(21) 出願番号 特願平11-310096

(22) 出願日 平成11年10月29日(1999.10.29)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 塩川 晃

大阪府門真市大字門真1006番地
産業株式会社内

松下電器

(72) 発明者 村井 隆一

大阪府門真市大字門真1006番地
産業株式会社内

松下電器

(74) 代理人 100090446

弁理士 中島 司朗 (外1名)

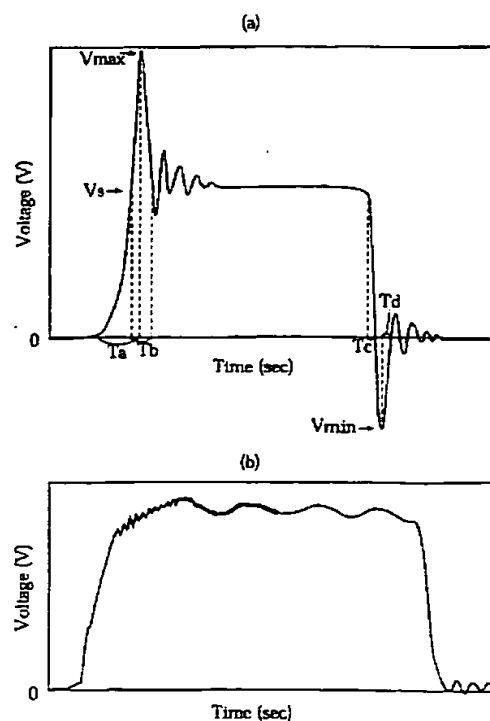
最終頁に続く

(54) 【発明の名称】 パネル表示装置及びガス放電パネルの駆動方法

(57) 【要約】

【課題】 PDPをはじめとするガス放電パネルを駆動する際に、放電維持期間における放電遅れの発生を抑えて画質を向上させること及び無効電流の発生を抑えて発光効率を向上させることとする。

【解決手段】 放電維持期間において、走査電極群19aと維持電極群19bとに交互に放電維持パルスが印加されるが、各放電維持パルスの先縁直後の短時間に、通常より絶対値が高い電圧を印加することによって放電遅れの発生を抑える。立ち上がりの開始直後に印加される電圧値 V_{max} は、絶対値において放電セルの放電開始電圧以上で、「通常の維持電圧」 V_s よりも絶対値において50V以上高く設定することが好ましい。また、各放電維持パルスの後縁から短時間に逆極性の電圧を印加することによって、無効電流の発生を抑えて発光効率を向上させる。



【特許請求の範囲】

【請求項 1】 1 対の基板間に複数の放電セルがマトリックス状に配列されたガス放電パネルと、
前記複数の放電セルに書込パルスを印加することによって画像を書き込み、前記複数の放電セルに維持パルスを印加することによって放電維持を行う駆動回路とを備え、放電維持期間において前記ガス放電パネルが画像を表示するパネル表示装置であって、
前記駆動回路によって放電セルに印加される維持パルスは、
当該維持パルスの先縁から一定期間における電圧が、当該一定期間経過後から維持パルスの後縁までの期間における電圧より絶対値が高いことを特徴とするパネル表示装置。

【請求項 2】 1 対の基板間に複数の放電セルが配列されたガス放電パネルと、
前記複数の放電セルの中で選択されたものに書込パルスを印加することによって画像を書き込み、前記複数の放電セルに極性を切り替えながら複数の維持パルスを連続的に印加することによって書き込まれた画像に対応する放電セルで放電維持を行う駆動回路とを備えたパネル表示装置であって、
前記駆動回路によって放電セルに連続的に印加される維持パルスの少なくとも先頭のものについて、
当該維持パルスの先縁から一定期間における電圧が、当該一定期間経過後から維持パルスの後縁までの期間における電圧より絶対値が高いことを特徴とするパネル表示装置。

【請求項 3】 前記駆動回路が前記一定期間において放電セルに印加する電圧の最高値は、絶対値において放電セルの放電開始電圧より高く、
前記駆動回路が前記一定期間経過後から維持パルスの後縁までの期間において放電セルに印加する電圧は、絶対値において放電セルの放電開始電圧より低いことを特徴とする請求項 1 または 2 記載のパネル表示装置。

【請求項 4】 前記駆動回路が絶対値において放電セルの放電開始電圧より高い電圧を印加する時間は、100 ns 以下であることを特徴とする請求項 3 記載のパネル表示装置。

【請求項 5】 前記駆動回路が絶対値において放電セルの放電開始電圧より高い電圧を印加する時間は、10 ns 以下であることを特徴とする請求項 3 記載のパネル表示装置。

【請求項 6】 1 対の基板間に複数の放電セルがマトリックス状に配列されたガス放電パネルと、
前記複数の放電セルに書込パルスを印加することによって画像を書き込み、前記複数の放電セルに維持パルスを印加することによって放電維持を行う駆動回路とを備え、放電維持期間において前記ガス放電パネルが画像を表示するパネル表示装置であって、

前記駆動回路は、
各維持パルスの後縁直後の一定期間において、当該維持パルスとは逆極性の電圧を前記放電セルに印加することを特徴とするパネル表示装置。

【請求項 7】 1 対の基板間に複数の放電セルが配列されたガス放電パネルと、
前記複数の放電セルの中で選択されたものに書込パルスを印加することによって画像を書き込み、前記複数の放電セルに極性を切り替えながら複数の維持パルスを連続的に印加することによって書き込まれた画像に対応する放電セルで放電維持を行う駆動回路とを備えたパネル表示装置であって、

前記駆動回路は、
放電セルに連続的に印加される維持パルスの少なくとも先頭のものについて、
その後縁から一定期間において、当該維持パルスとは逆極性の電圧を前記放電セルに印加することを特徴とするパネル表示装置。

【請求項 8】 前記駆動回路が放電セルに逆極性の電圧を印加する時間は、100 ns 以下であることを特徴とする請求項 6 または 7 記載のパネル表示装置。

【請求項 9】 前記駆動回路が放電セルに逆極性の電圧を印加する時間は、
10 ns 以下であることを特徴とする請求項 6 または 7 記載のパネル表示装置。

【請求項 10】 前記駆動回路は、
各維持パルスの後縁から一定期間において、当該維持パルスとは逆極性の電圧を前記放電セルに印加することを特徴とする請求項 1 または 2 記載のパネル表示装置。

【請求項 11】 1 対の基板の対向面に、誘電体で覆われた第 1 電極及び第 2 電極が、放電空間を介して配設されガス放電パネルと、
前記誘電体に壁電荷をためることにより画像の書き込みを行う書込部、及び前記第 1 電極及び第 2 電極間に、維持パルスを印加することによって壁電荷がためられた箇所放電維持を行う放電維持部からなる駆動回路とを備えたパネル表示装置であって、
前記放電維持部は、

各維持パルスの先縁から一定期間において、前記第 1 電極及び第 2 電極間に第 1 電圧で印加し、
前記一定期間が経過してから維持パルスの後縁までの期間に、前記第 1 電極及び第 2 電極間に、前記第 1 の電圧よりも絶対値が低い第 2 電圧で印加することを特徴とするパネル表示装置。

【請求項 12】 1 対の基板の対向面に、誘電体で覆われた第 1 電極及び第 2 電極が、放電空間を介して配設されガス放電パネルと、
前記誘電体に壁電荷をためることにより画像の書き込みを行う書込部、及び前記第 1 電極及び第 2 電極間に、維持パルスを印加することによって壁電荷がためられた箇

所で放電維持を行う放電維持部からなる駆動回路とを備えたパネル表示装置であって、

前記放電維持部は、

各維持パルスの後縁から一定期間において、

前記第1電極及び第2電極間に当該維持パルスとは逆極性の電圧を印加することを特徴とするパネル表示装置。

【請求項13】 1対の基板間に複数の放電セルが配列されたガス放電パネルを、前記複数の放電セルに書込パルスを印加することにより画像を書き込む書き込みステップと、前記複数の放電セルに維持パルスを印加することにより放電維持を行う放電維持ステップとを繰り返し、放電維持期間において前記ガス放電パネルに画像を発光表示させる駆動方法であって、

前記放電維持ステップにおいて放電セルに印加される維持パルスは、

当該維持パルスの先縁から一定期間における電圧が、当該一定期間経過後から維持パルスの後縁までの期間における電圧より絶対値が高いことを特徴とするガス放電パネルの駆動方法。

【請求項14】 1対の基板間に複数の放電セルが配列されたガス放電パネルを、前記複数の放電セルに書込パルスを印加することにより画像を書き込む書き込みステップと、前記複数の放電セルに維持パルスを印加することにより放電維持を行う放電維持ステップとを繰り返し、放電維持期間において前記ガス放電パネルに画像を発光表示させる駆動方法であって、

前記放電維持ステップでは、

各維持パルスの後縁から一定期間において、

当該維持パルスとは逆極性の電圧を前記放電セルに印加することを特徴とするガス放電パネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、コンピュータおよびテレビ等の画像表示に用いるガス放電パネル表示装置及びガス放電パネルの駆動方法に関し、特に、ガス放電パネルの誘電体層に電荷をためることによって画像を書き込み放電維持することによって発光させるパルスメモリ方式で駆動するものに関する。

【0002】

【従来の技術】近年、コンピュータやテレビ等に用いられているディスプレイ装置において、プラズマディスプレイパネル（Plasma Display Panel、以下PDPと記載する）は、大型で薄型軽量を実現することのできるものとして注目されている。PDPは、大別して直流型（DC型）と交流型（AC型）とに分けられるが、現在では大型化に適したAC型が主流となっている。

【0003】また、近年実用化されつつあるハイビジョンテレビでは、フルスベックで画素数が1920×1080と高精細であるが、他のディスプレイと同様、PDPにおいても高精細に表示できる技術、並びに、高輝

度、小電力で安定した画像を表示できる技術が望まれている。AC型PDPにおいて、各放電セルは元来、点灯もしくは消灯の2階調しか表現できないので、1フレーム（1フィールド）を複数のサブフレーム（サブフィールド）に分割し、各サブフレームにおける点灯／消灯を組み合わせることで中間階調を表現するフレーム内時分割階調表示方式が用いられている。

【0004】この表示方式では、各サブフレームは、初期化期間、書込期間、放電維持期間、消去期間という一連のシーケンスで構成されており、書込期間には、点灯すべき放電セルに壁電荷を蓄積して画像を書き込み、放電維持期間においては、全体の放電セルに一括して極性を交互に入れ替えながら維持パルスを印加する。このとき壁電荷が蓄積された放電セルでは放電しそれ以外のセルでは放電しないように、維持パルスの電圧は、通常150～200Vの範囲内に設定されている。

【0005】ところで、放電維持期間に放電セルに印加される各維持パルスの波形としては、図14に示されるような矩形波が用いられている。矩形波は三角関数波のような波形と比べて立ち上がりシャープであるため、維持パルスとして矩形波を用いることによって、立ち上がり開始から比較的短時間で放電を開始させることができるので、ある程度安定した画像を得ることが可能である。

【0006】

【発明が解決しようとする課題】しかしながら、このように維持パルスに矩形波を用いて駆動する場合にも、維持パルスの立ち上がりからかなり遅れて放電開始される「放電遅れ」が発生する確率が存在するため、数多くの放電セルで一部に放電遅れが発生する現象が認められる。特に放電維持期間において印加される先頭の維持パルスにおいては放電遅れが発生しやすい。

【0007】このような「放電遅れ」は、点灯すべき放電セルで点灯しないという点灯不良を生じさせる原因となるので、表示画像の画質を低下させる要因である。また、従来のように矩形波を維持パルスとして用いると、維持パルスを印加する際に、放電が終了した後も電流が流れ続ける現象やリングング（ringing）現象も見られる。これらの現象は、無効電流を生じさせ発光効率（投入する電力量に対する発光量）を低下させる要因となるので、できるだけ抑制することが望まれる。

【0008】本発明は、PDPをはじめとするガス放電パネルを駆動する際に、放電維持期間における放電遅れの発生を抑えて画質を向上させることを第1の目的とし、無効電流の発生を抑えて発光効率を向上させることを第2の目的とする。

【0009】

【課題を解決するための手段】上記第1の目的を達成するため、本発明では、ガス放電パネルの各放電セルに印加される維持パルスを、その先縁（パルスの立ち上がり

り)から一定期間において、それ以降に印加される電圧より絶対値において高電圧が印加されるような波形に設定した。

【0010】ここで、維持パルス先縁から一定期間において、それ以降に印加される電圧より絶対値において50V以上高い電圧が印加されるようにするのが好ましい。上記のように各維持パルスの立ち上がりから一定期間において、それ以降より電圧絶対値が高い電圧を印加することによって、この一定期間に確実に放電開始(EVOLUTION OF DISCHARGE)させることができ、これによって放電遅れが抑えられる。特に、この一定期間において、放電セルの放電開始電圧以上の高電圧を印加すればその効果は顕著である。

【0011】ここで、一般的に高電圧を印加すると誘電体層の絶縁破壊や消費電力の増大を引き起こしやすいが、高電圧(放電セルの放電開始電圧以上の電圧)を印加する時間を100ns以下もしくは10ns以下といった短時間に設定すれば、誘電体層の絶縁破壊や消費電力の増大を回避することができる。また、上記第2の目的を達成するため、本発明のガス放電パネル表示装置では、各維持パルスの後縁(パルス立ち下がり)直後において、これと反対極性の電圧パルスを短時間印加するようにした。この反対極性の電圧パルスについても、電圧絶対値の最高値を50V以上とすることが好ましい。

【0012】従来のように単純な矩形波からなる維持パルスを放電セルに印加した時には、パルス立ち下がり後にも放電セル内に残っている電子やイオンが電極に到達することで放電に寄与しない無効的な電流が流れる傾向があるが、上記のように反対極性の電圧を各放電セルに短時間印加すれば、パルス立ち下がり時に放電セル内に残っている電子やイオンが強制的に追い返されるので、無効電流の発生を抑えることができる。この逆極性の電圧を印加する時間は、100ns以下とすること、更に10ns以下とすることが好ましい。

【0013】ところで、1つの放電維持期間においては、通常、各放電セルに対して連続的に複数の維持パルスが極性を切り替えながら印加される。そこで、十分な効果を奏するために、その連続する維持パルスすべてに対して上記のような波形の特徴を適用することが好ましいが、一部の維持パルスに対してだけ上記波形の特徴を適用してもよい。但し、その場合も、少なくとも放電維持期間における先頭の維持パルスに対しては、上記波形の特徴を適用すべきである。

【0014】

【発明の実施の形態】(表示装置について全体的な説明) 先ず、本実施形態にかかるPDP表示装置について、全体的な構成を説明する。このPDP表示装置は、交流面放電型(AC型)PDPとその駆動装置から構成される。図1は、このPDPの見取図である。

【0015】このPDPにおいては、前面基板11と背

面基板12とが、互いに平行に間隙をおいて対峙して配置され、外周部が封止されている。前面基板11の対向面上には、ストライプ状の走査電極群19a及び維持電極群19bが互いに平行に形成され、当該電極群19a、19bは、鉛ガラスなどからなる誘電体層17で覆われて、誘電体層17の表面は、MgO膜からなる保護層18で覆われている。背面基板12の対向面上には、ストライプ状のデータ電極群14とその表面を覆う鉛ガラスなどからなる誘電体層13が設けられ、その上に、データ電極群14と平行に隔壁15が配設されている。前面基板11と背面基板12との間隙は、隔壁15によって100~200μm程度の間隔で仕切られ、放電ガスが封入されている。放電ガスの封入圧力は、パネル内部が外部の圧力(大気圧)に対して負圧となるよう、通常は100~500Torr程度($1 \times 10^4 \sim 7 \times 10^4$ Pa程度)の範囲に設定されるが、 8×10^4 Pa以上の高い圧力に設定する方が高発光効率を得るのに有利である。

【0016】図2は、このPDPの電極マトリックスを示す図である。電極群19a、19bと、データ電極群14とは、互いに直交して配設されており、前面基板11及び背面基板12間の空間において、電極が交差するところに放電セルが形成されている。隣り合う放電セルの間は隔壁15で仕切られて、隣接する放電セルへの放電拡散が遮断されるようになっているため、解像度の高い表示を行うことができる。

【0017】単色表示用のPDPでは、放電ガスとして、ネオンを中心とした混合ガスが用いられ、放電の際に可視域で発光することにより表示するが、図1のようなカラー表示用のPDPでは、放電セルの内壁に、三原色である赤(R)、緑(G)、青(B)の蛍光体からなる蛍光体層16を形成しておき、放電ガスとしてキセノンを中心とした混合ガス(ネオン-キセノンやヘリウム-キセノン)が用いられ、放電に伴って発生する紫外線を蛍光体層16で各色の可視光に変換することによりカラー表示を行う。

【0018】このPDPは、フレーム内時分割階調表示方式を用いて駆動される。図3は、256階調を表現する場合における1フレームの分割方法を示す図であって、横方向は時間、斜線部は放電維持期間を示している。例えば、図3に示される分割方法の例では、1フレームは、8個のサブフレームで構成され、各サブフレームの放電維持期間の比は、1、2、4、8、16、32、64、128に設定されており、この8ビットバイナリの組み合わせによって256階調を表現できる。なお、NTSC方式のテレビ映像においては、1秒間あたり60枚のフレームで映像が構成されているため、1フレームの時間は16.7msに設定されている。

【0019】各サブフレームは、初期化期間、書き込み期間、放電維持期間、消去期間という一連のシーケンスで

構成されている。図4は、本実施形態において、1つのサブフレームにおいて各電極にパルスを印加するときのタイミングチャートである。初期化期間には、走査電極群19aの全体に一括して初期化パルスを印加することにより全ての放電セルの状態を初期化する。

【0020】書込期間には、走査電極群19aに走査パルスを順次印加しながらデータ電極群14の中の選択された電極にデータパルスを印加することにより、点灯させようとする放電セルに壁電荷を蓄積し、1画面分の画素情報を書き込む。放電維持期間には、走査電極群19aと維持電極群19b間一括して、極性を入れ替えながら維持パルスを印加することによって、壁電荷が蓄積された放電セルで放電を起こして所定の時間発光させる。

【0021】図4に示すように、各維持パルスは、単純な矩形波ではなく、先縁直後（パルス立ち上がり直後）及び後縁直後（パルス立ち下がり直後）に特徴を持った波形が用いられているが、この点については後で詳述する。消去期間には、幅の狭い消去パルスを走査電極群19aに一括して印加することによって放電セルの壁電荷を消去する。

【0022】（駆動装置及び駆動方法についての詳細な説明）図5は、駆動装置100の構成を示すブロック図である。この駆動装置100は、外部の映像出力器から入力されてくる映像データを処理するプリプロセッサ101、処理された映像データを格納するフレームメモリ102、フレーム毎及びサブフレーム毎に同期パルスを生成する同期パルス生成部103、走査電極群19aにパルスを印加するスキヤンドライバ104、維持電極群19bにパルスを印加するサステインドライバ105、データ電極群14にパルスを印加するデータドライバ106から構成されている。

【0023】プリプロセッサ101は、入力されてくる映像データからフレーム毎の映像データ（フレーム映像データ）を抽出し、抽出したフレーム映像データから各サブフレームの映像データ（サブフレーム映像データ）を作成してフレームメモリ102に格納する。また、フレームメモリ102に格納されているカレントサブフレーム映像データから1ラインづつデータドライバ106にデータを出力したり、入力される映像データから水平同期信号、垂直同期信号などの同期信号を検出し、同期パルス生成部103にフレームごと及びサブフレームごとに同期信号を送ることも行う。

【0024】フレームメモリ102は、フレーム毎に、各サブフレーム映像データを分割して格納できるものである。具体的には、フレームメモリ102は、1フレーム分のメモリ領域（8個のサブフレーム映像を記憶）を2個備える2ポートフレームメモリであって、一方のメモリ領域にフレーム映像データを書き込みながら、他方のメモリ領域から、これに書き込まれているフレーム映

像データを読み出す動作を交互に行うことができるようになってい

【0025】同期パルス生成部103は、プリプロセッサ101からフレームごと及びサブフレームごとに送られて来る同期信号を参照して、初期化パルス、走査パルス、維持パルス、消去パルスを立ち上げらせるタイミングを指示するトリガ信号を生成して、各ドライバ104～106に送る。スキヤンドライバ104は、同期パルス生成部103から送られてくるトリガ信号に呼応して、初期化パルス、走査パルス、維持パルス、消去パルスを生成して印加する。

【0026】図6は、スキヤンドライバ104の構成を示すブロック図である。初期化パルス、維持パルス、消去パルスは、全ての走査電極19aに共通して印加されるものである。そのため、図6に示すように、スキヤンドライバ104には、各パルスを発生するために3つパルス発生器（初期化パルス発生器111、維持パルス発生器112a、消去パルス発生器113）が備えられている。そして、これら3つのパルス発生器は、フローティンググラウンド方式で直列に接続され、同期パルス生成部103からのトリガ信号に応じて作動することによって、初期化パルス、維持パルス、消去パルスが択一的に、走査電極群19aに印加されるようになってい

【0027】またスキヤンドライバ104は、走査電極19a1、19a2…19aNに順に走査パルスを印加するために、ここでは図6に示すように、走査パルス発生器114と、これに接続されたマルチプレクサ115とを備え、同期パルス生成部103からのトリガ信号に応じて、走査パルス発生器114でパルスを発生すると共にマルチプレクサ115で切り換えて出力する方式をとっているが、各走査電極19a毎に個別に走査パルス発生回路を設けた構成とすることも可能である。

【0028】そして、上記3つパルス発生器111～113からの出力と、走査パルス発生器114からの出力とを、択一的に走査電極群19aに印加するためにスイッチSW1及びSW2が設けられている。サステインドライバ105は、維持パルス発生器112bを備え、同期パルス生成部103からのトリガ信号に呼応して維持パルスを生成して維持電極群19bに印加する。

【0029】データドライバ106は、シリアルに入力される1ラインに相当するサブフィールド情報に基づいて、データパルスをデータ電極群141～14Mにパラレルに出力するものである。図7は、データドライバ106の構成を示すブロック図である。データドライバ106は、サブフレーム映像データを1走査ラインづつ取り込む第1ラッチ回路121、これを記憶する第2ラッチ回路122、データパルスを発生するデータパルス発生器123、各データ電極141～14Mの入口に設けられたANDゲート1241～124Mから構成されている。

【0030】第1ラッチ回路121では、プリプロセッサ101から順に送られてくるサブフレーム映像データをCLK信号に同期して数ビットづつ順に取り込み、1走査ライン分のサブフレーム映像データ（データ電極141～14Mの各々についてデータパルス印加するか否かを示す情報）がラッチされたら、それを第2ラッチ回路122にまとめて移動する。第2ラッチ回路122は、同期パルス生成部103から送られてくるトリガ信号に呼応して、ANDゲート1241～124Mの中でデータパルスを印加するデータ電極に対応するものを開く。そして、データパルス発生器123では、これと同期してデータパルスを発生する。これによって、ANDゲートが開かれたものに対応するデータ電極にデータパルスが印加される。

【0031】このような駆動装置100において、以下に示すように、初期化期間、書込期間、放電維持期間、消去期間という一連のシーケンスによって構成される1サブフレーム分の動作を8回繰返すことによって、1フレームの画像表示が行われる。初期化期間においては、スキヤンドライバ104のスイッチSW1はON、SW2はOFFとし、初期化パルス発生器111で全ての走査電極19aに一括して初期化パルスを印加することによって、全ての放電セルで初期化放電を行い、各放電セルに壁電荷を蓄積する。ここで、各放電セルにある程度の壁電圧をかけることによって、次の書込期間における書込放電の立ち上がりを早めることができる。

【0032】書込期間においては、スキヤンドライバ104のスイッチSW2はON、SW1はOFFとし、走査パルス発生器114で発生する負電圧の走査パルスを、第1行目の走査電極19a1～最終行の走査電極19aNに対して順に印加する。そして、これにタイミングを合わせて、データドライバ106は、データ電極141～14Mの中の点灯しようとする放電セルに対応するものに、正電圧のデータパルスを印加することによって書込放電を行い、その放電セルに壁電荷を蓄積する。このようにして、点灯しようとする放電セルの誘電体層の表面に壁電荷を蓄積することによって、1画面分の潜像が書き込まれることになる。

【0033】走査パルス及びデータパルスのパルス幅（書込パルス幅）は、駆動を高速にするためにはできるだけ短く設定するのが望ましいが、書込パルス幅が短か過ぎると書き込み不良が生じやすくなる。また、回路上の制約からも、パルス幅は通常1.25μsec程度以上に設定する必要がある。放電維持期間においては、スキヤンドライバ104のスイッチSW1はON、SW2はOFFとし、維持パルス発生器112aで走査電極群19aに一括して一定の長さ（例えば1～5μsec）の維持パルスを印加する動作と、サステインドライバ105の維持パルス発生器112bで維持電極群19bに一括して一定の長さの維持パルスを印加する動作を交互に

繰り返す。

【0034】これによって、書込期間に壁電荷が蓄積された放電セルにおいて、誘電体層表面の電位が放電開始電圧を上回ることによって放電が生じ、当該放電セル内では、この維持放電に伴って紫外線が発光され、これが蛍光体層で可視光に変換されることによって蛍光体層の色に対応する可視光の発光がなされる。消去期間においては、スキヤンドライバ104のスイッチSW1はON、SW2はOFFとし、消去パルス発生器113から幅の狭い消去パルスを走査電極群19aに一括して印加し、不完全な放電を発生することによって、各放電セルにおける壁電荷を消去する。

【0035】（放電維持期間におけるパルス波形について）放電維持期間において、走査電極群19aと維持電極群19bとの間に印加される維持パルスの波形やその効果などについて、以下の実施の形態1、2で詳細に説明する。

〔実施の形態1〕図4に示されるように、本実施の形態では、放電維持期間において、走査電極群19aと維持電極群19bとに交互に正の維持パルスが印加されるが、各維持パルスの先縁直後の短時間に、通常より電圧絶対値の高い電圧が印加され、且つ後縁直後の短時間に逆極性の電圧が印加される。

【0036】以下、走査電極群19aに維持パルスが印加される際について詳細に説明し、維持電極群19bに維持パルスが印加される際は同様であるため、説明を省略する。まず、走査電極群19aに正の維持パルスを印加する際に、立ち上がり開始直後の短い期間において通常の維持電圧より高い電圧を短時間印加し、その後の期間には通常の維持電圧で印加している。

【0037】ここで、「通常の維持電圧」というのは、アドレス時に壁電荷が蓄積された放電セルでは放電がなされ、壁電荷が蓄積されなかった放電セルでは放電されないような範囲内で設定された電圧値である。この電圧値は、PDPのパネル設計（放電セルのサイズや電極幅、誘電体層の厚さなど）に依存し、一般的に放電セルの放電開始電圧より少し低い電圧（放電開始電圧－50V～放電開始電圧の範囲）であって、例えば200V程度である。

【0038】なお、PDPにおける放電開始電圧は、次のようにして測定することができる。PDPを目で観察しながら、パネル駆動装置からPDPに印加する電圧をわずかつづ増加させ、PDPの放電セルの一つ或は規定個数（例えば3個）以上が点灯し始めたときの印加電圧を読み取ってこれを放電開始電圧として記録する。

【0039】（本実施形態の維持パルス波形による放電遅れ抑制効果についての説明）通常の維持電圧で単純な矩形波からなる維持パルスを印加する場合、立ち上がり時における電圧降下によって放電遅れが生じることがある。この放電遅れは、維持パルスの立ち上がり時に急激

に電流が流れ出すことにより電圧降下が起こり、再び電位が上昇するまで時間がかかるために発生するものと考えられる。これに対して、上記のように維持パルスの立ち上がり開始直後に通常の維持電圧よりも高い電圧を短時間印加すれば、上記電圧降下が抑制されるので、放電開始遅れの発生を回避することができる。

【0040】また、このように立ち上がり開始直後の短時間に高電圧を印加することによって、それ以降の電圧（通常の維持電圧）を比較的低く設定しても確実に放電が開始されるということもできる。図8（a）は、本実施形態にかかる維持パルス波形の一例、図8（b）は、矩形波維持パルスの一例であって、同一のPDPを駆動するのに用いたものである。

【0041】図8（a）の波形は、図8（b）の波形と比べて「通常の維持電圧」が若干低く設定されているが、このような波形を用いてPDPを駆動しても放電遅れは生じることなく、良好に画像表示を行うことが可能である。このような効果を得るために、立ち上がり（図8（a）中において T_a で示される期間）の開始直後に印加される電圧値（図8（a）中において V_{max} で示される電圧最高値）は、放電開始電圧以上にすること、また「通常の維持電圧」（図8（a）中において V_s で示される電圧値）よりも50V以上高く設定することが好ましい。

【0042】立ち上がり開始直後の高電圧を印加する期間（図8（a）中において T_b で示される放電開始電圧以上の電圧が印加される期間）については、これを長くしすぎると、点灯させるべきでない放電セルにおいても絶縁破壊が起きて放電が発生したり、この期間に流れる電流によって消費電力が増大するという問題も生じ得るが、これを短時間に設定することによって、誘電体の絶縁破壊を回避でき、消費電力の増大も軽微に抑えられる。

【0043】このような観点から、立ち上がり開始直後に印加する電圧値 V_{max} を高く設定するほど、その印加時間 T_b を短くすることが必要と考えられる。また、一般的には、この時間 T_b を100ns以下に設定することが、当該期間に流れる電流を小さく抑える上で好ましく、更にこの時間を10ns以下に設定すれば、当該期間に流れる電流をほとんど0とすることができる点でより好ましいといえる。

【0044】なお、更に顕著な効果を得るために、立ち上がり開始直後に印加する電圧値 V_{max} をかなり高く400V程度に設定すればよいと考えられるが、この場合、高電圧を印加する時間 T_b をかなり短く（10～20nsあるいはそれ以下に）設定する必要があるため、高電圧までシャープに立ち上げることのできる回路性能が要求されるものと考えられる。

【0045】また更に、走査電極群19aに正の維持パルスを印加する際に、立ち下がり直後の短い期間におい

て、逆極性（負）の電圧を短時間印加している。一般的に維持パルスを印加する際に、パルス印加に伴って荷電粒子（電子やイオン）が一方の電極から放電空間内を相手側電極へと移動するが、印加する電圧が立ち下がる時点の後においても、放電空間内を相手側の電極に向かって移動する荷電粒子が残っており、それが相手側電極に到達することによって、発光に寄与しない無効電流が発生する傾向がある。

【0046】これに対して、上記のように維持パルスの立ち下がり（図8（a）中において T_c で示される時点）直後に逆極性の電圧を短時間印加すれば、相手側電極に向かって移動する放電空間内の荷電粒子が、強制的に追い返されて相手側電極には到達しないので、無効電流の発生は抑えられる。立ち下がり直後において逆極性（負）を印加する際の電圧値（図8（a）中において V_{min} で示される電圧値）についても絶対値が最高50V以上になるようにし、且つその印加時間は100ns以下に設定することが望ましく、更に短く10ns以下とすることが望ましい。

【0047】（維持パルスの波形を形成する回路について）このように立ち上がり時及び立ち下がり時に特徴を持った波形を維持パルスとして走査電極群19a及び維持電極群19bに印加するためには、図5、6に示す維持パルス発生器112a及び維持パルス発生器112bの各々に、図9に示すようなパルス合成回路を用いればよい。

【0048】図9は、このような波形のパルスを発生するパルス合成回路のブロック図である。このパルス合成回路は、トリガ信号に呼応してパルスを発生する第1パルス発生器131、第2パルス発生器132、第3パルス発生器133などから構成されている。

【0049】第1パルス発生器131と第2パルス発生器132は、正電圧のパルスを発生するものであって、第2パルスの電圧は「通常の維持電圧」に設定されている。第1パルス発生器131で発生する第1パルスは比較的幅狭のパルスである。一方、第2パルス発生器132で発生する第2パルスは比較的幅広の矩形波である。

【0050】第3パルス発生器133は、負電圧の幅狭の第3パルスを発生するものであって、この第3パルスの立ち上がりのタイミングは、第2パルスの立ち下がりとは一致するように設定されている。第1～第3パルス発生器131～133は、フローティンググラウンド方式で直列に接続され、第1～第3パルスの出力電圧が加算されるようになっている。

【0051】そして、このパルス合成回路では、同期パルス生成部103から送られてくるトリガ信号に呼応して、以下のように各パルス発生器が動作してパルスを発生すると共に発生したパルスを合成して出力する。図10は、上記パルス合成回路で第1パルス～第3パルスが合成される様子を示す図である。

【0052】 先ず、同期パルス生成部103から第1パルス発生器131及び第2パルス発生器132にトリガ信号が送られて、第1パルス発生器131で第1パルスが、第2パルス発生器132で第2パルスが、ほぼ同時に立ち上げられる。従って、この立ち上がり開始直後においては、第1パルスの電圧と第2パルスの電圧が加算された高い電圧が出力される。

【0053】 第1パルスは短時間で立ち下がるので、第1パルスが立ち下がった後は、第2パルスの電圧だけが出力される。そして、第2パルスが立ち下がる時に合わせて、同期パルス生成部103から第3パルス発生器133にトリガ信号が送られ、第3パルス発生器133で負電圧の第3パルスが立ち上げられる。そして、この第3パルスは短時間で立ち下げられる。従って、第2パルスの立ち下がり直後には負電圧が短時間出力される。

【0054】 この結果、立ち上がり開始直後の短時間においては通常より高い正電圧が出力され、続いて通常の維持電圧が出力され、更に立ち下がり直後の短時間において負電圧が出力されるような特徴を持った波形が合成されることになる。なお、図9のパルス合成回路においては、第1パルス発生器131～第3パルス発生器133の各出力電圧が加算されるような合成を行ったが、この合成回路の変形例として、第1パルス発生器131～第3パルス発生器133を並列的に接続して、第1パルス～第3パルスをオーバーラップさせた波形が出力されるようにパルス合成を行ってもよい。

【0055】 但しこの場合、第1パルス発生器131で発生させる第1パルスの電圧値を、第2パルスよりも50V程度以上高く設定する必要があるので、第1パルス発生器131において、かなり高電圧で且つ時間幅の短いパルスを発生させなければならない点で、より高度な回路技術が必要と考えられる。

(維持パルスの立ち上がりの傾斜について)とところで、本実施形態のように、維持パルスを印加する際に、立ち上がり開始直後の短時間に通常の維持電圧よりも高い電圧を短時間印加する場合、立ち上がり開始直後の短時間に、通常の維持電圧よりも大きい電圧変化幅が生じるので、それに伴い大きな電流が流れて発光効率が低下する傾向がある。

【0056】 従って、高発光効率を確保するために、立ち上がり部分の傾きをある程度緩やかに設定すればよいと考えられる。ただし、立ち上がり部分の中で通常の維持電圧を越えた高電圧の範囲で傾きを緩やかにすると、放電遅れを抑制する効果が損なわれてしまうことになる。このような点を考慮すると、図8(a)に示されるパルス波形のように、立ち上がり部分の前半においては傾きを緩やかに設定して電流を抑え、後半においては傾きを大きくするのが好ましいといえることができる。

【0057】 また、逆極性で印加されるパルスの立ち下がり(図8(a)中においてTd)においても同様に、

大きな電流が流れないように、その傾きをある程度緩やかに設定することが好ましい。維持パルスの立ち上がり時Taにおけるの傾きを調整するには、第1パルスの立ち上がりの傾きを調整するか、第1パルス及び第2パルス両方の立ち上がりの傾きを調整すればよく、第1パルス及び第2パルスの立ち上がりの傾きは、第1パルス発生器131及び第2パルス発生器132におけるRLC回路の時定数を調整することによって調整することができる。

10 【0058】 また、逆極性パルスの立ち下がり時Tdにおける傾きを調整するには、第3パルス発生器におけるRLC回路の時定数を調整することによって、第3パルスの立ち下がり傾きを調整すればよい。

(本実施形態の変形例について)なお、上記図8(a)では、各維持パルスの立ち上がり時Taにおいて、放電開始電圧以上の高電圧まで印加電圧が一気に上昇するような波形を示したが、立ち上がり時に一旦通常の維持電圧まで上昇し、少し遅れて高電圧まで上昇するような波形を用いても同様の効果を得ることができる。

20 【0059】 また、本実施の形態では、各維持パルスの先縁直後に高電圧を印加すると共に後縁直後に逆極性の電圧を印加することによって、放電遅れの抑制及び無効電流の低減という2つの効果を奏する例を示したが、どちらか一方だけでも、即ち各維持パルスの先縁直後に高電圧を印加するだけ、或は、後縁直後に逆極性の電圧を印加するだけでも、それぞれの効果を奏する。

【0060】 [実施の形態2] 本実施形態においても、放電維持期間に走査電極群19aと維持電極群19bとの間に印加される維持パルスの特徴については、実施の形態1と同様である。ただし、実施の形態1では、放電維持期間において、瞬間にはどちらか一方の電極群だけに電圧が印加される例、即ち走査電極群19aに維持パルスを印加しているときには維持電極群19bは電圧を印加せず、維持電極群19bに維持パルスを印加しているときには走査電極群19aに電圧を印加しない例を示したが、本実施形態においては、走査電極群19a及び維持電極群19bの両方にパルスを印加し、その組み合わせによって、走査電極群19aと維持電極群19bとの間に印加される維持パルスの特徴が形成されている。

40 【0061】 図11～図13は、放電維持期間において、維持パルス発生器112a及び維持パルス発生器112bによって、走査電極群19a及び維持電極群19bの各々にパルスが印加され、その結果、走査電極群19aと維持電極群19bとの間に電位差が発生する様子を示すタイミングチャートであって、いづれも、走査電極群19aと維持電極群19bとの間に生じる電位差波形(維持パルス)が、上記特徴を有するものとなっている。

50 【0062】 図11の例では、走査電極群19aに正電圧の矩形波パルス(V1)が印加されるタイミングに合

わせて、維持電極群 19b には、この矩形波パルスの立ち上がりとはほぼ同時に立ち上がる短時間幅の負電圧パルス ($-V_2$) と、この矩形波パルスの立ち下がりとはほぼ同時に立ち下がる短時間幅の正電圧パルス (V_3) とが印加されている。この結果、走査電極群 19a と維持電極群 19b との間には、立ち上がり直後の短時間に正の高電圧 ($V_1 + V_2$) が印加され、その後、しばらく正の電圧 (通常の維持電圧) V_1 が印加され、その立ち下がり直後には、負の電圧 ($-V_3$) が短時間印加されることになる。

【0063】一方、維持電極群 19b に正電圧の矩形波パルス (V_1) が印加されるタイミングに合わせて、走査電極群 19a には、この矩形波パルスの立ち上がりとはほぼ同時に立ち上がる短時間幅の負電圧パルス ($-V_2$) と、この矩形波パルスの立ち下がりとはほぼ同時に立ち下がる短時間幅の正電圧パルス (V_3) とが印加されている。この結果、走査電極群 19a と維持電極群 19b との間には、立ち上がり直後の短時間に負の高電圧 ($-V_1 + V_2$) が印加され、その後、しばらく負の電圧 (通常の維持電圧) V_1 が印加され、その立ち下がり直後には、正の電圧 ($-V_3$) が短時間印加されることになる。

【0064】このように、本図の例では、各電極群 19a、19b に印加するパルスは共に矩形波であるので、実施の形態 1 で用いたようなパルス合成回路を用いる必要はない。図 12 の例では、走査電極群 19a と維持電極群 19b に対して、時間幅がほぼ同等で電圧値の異なる矩形波パルスが時間的に重なるように印加されている。

【0065】走査電極群 19a に対して高電圧 V_{11} のパルスが印加される時には、維持電極群 19b に対しては、立ち上がり及び立ち下がりのタイミングを短時間遅らせて低電圧 V_{12} のパルスが印加される。その結果、走査電極群 19a と維持電極群 19b との間には、立ち上がり直後の短時間に正の高電圧 (V_{11}) が印加され、その後、しばらく正の通常の維持電圧 ($V_{11} - V_{12}$) が印加され、その立ち下がり直後には、負の電圧 ($-V_{12}$) が短時間印加されることになる。

【0066】一方、維持電極群 19b に対して高電圧 V_1 のパルスが印加される時には、走査電極群 19a に対しては、立ち上がり及び立ち下がりのタイミングを短時間遅らせて低電圧 V_2 のパルスが印加される。その結果、走査電極群 19a と維持電極群 19b との間には、立ち上がり直後の短時間に負の高電圧 ($-V_{11}$) が印加され、その後、しばらく負の通常の維持電圧 ($V_{12} - V_{11}$) が印加され、その立ち下がり直後には、正の電圧 (V_{12}) が短時間印加されることになる。

【0067】本図の例では、維持パルス発生器 112a 及び維持パルス発生器 112b において、上記図 11 のように短い時間幅のパルスを印加する必要はなく、比較

的時間幅の長い矩形波パルスだけを発生すればよいので、高電圧までシャープに立ち上げるという回路性能はあまり要求されない。図 13 の例では、走査電極群 19a に対して、 t_1 時点～ t_3 時点の間には正の高電圧 V_{21} が印加され、 t_3 時点において電圧が立ち下がり、 t_3 時点～ t_4 時点の間には正の通常の維持電圧 V_{22} が印加される。

【0068】一方、維持電極群 19b に対して、上記 t_1 時点から少し遅れた t_2 時点から上記 t_3 時点までの期間は正電圧 V_{23} が印加される。ここで、 $V_{23} = V_{21} - V_{22}$ に設定されている。また、維持電極群 19b に対して、 t_4 時点～ t_5 時点の短い期間には正電圧 V_{24} が印加される。この結果、電極 19a-電極 19b 間の電位差は、その立ち上りの短時間 (t_1 時点～ t_2 時点) においては、正の高電圧 V_{21} が印加され、その後の期間 (t_2 時点～ t_4 時点) においては、正の通常の維持電圧 V_{22} ($= V_{21} - V_{23}$) が印加され、立ち下がり後の短時間 (t_4 時点～ t_5 時点) においては負の電圧 ($-V_{24}$) が短時間印加されるような波形となっている。

【0069】 t_6 時点～ t_{10} 時点においては、走査電極群 19a と維持電極群 19b とが入れ代わって、上記 t_1 時点～ t_5 時点と同様に印加される。そして、その結果、電極 19a-電極 19b 間に、逆極性で同様の波形が形成される。本図の例では、各電極 19a、19b に高電圧 V_{21} を印加する期間が、短時間ではなく、且つ図 12 のように長時間ではないので、維持パルス発生器 112a 及び維持パルス発生器 112b における負担が比較的少ない。

【0070】なお、本図の例では、 $V_{21} = V_{22} + V_{23}$ に設定されているため、 t_3 時点における電極 19a-電極 19b 間の電位差変化はないが、必ずしもこのように設定する必要はなく、 t_3 時点において電極 19a-電極 19b 間の電位差が多少変化しても同様の効果を奏する。

(実施の形態に関する変形例など) 上記実施の形態 1、2 では、放電維持期間におけるすべての維持パルスに対して、その先縁及び後縁付近に特徴を持つ波形を適用したが、発明では、必ずしも放電維持期間におけるすべての維持パルスに対してこのような波形を適用する必要はなく、一部の維持パルスに対してだけ適用してもよい。

【0071】但し、一般的に、放電維持期間において複数の維持パルスを連続的に印加する際、先頭の維持パルス印加時には特に放電遅れが発生しやすく、先頭の維持パルスにおいて放電が開始されれば 2 番目以降の維持パルスにおいても容易に放電が開始されるため、良好な画像表示を行うためには、少なくとも先頭の維持パルスに対しては、その立ち上がり時に上記特徴を有する電圧パルスを印加すべきである。

【0072】具体的には、走査電極群 19a 側が正電圧になるよう印加される維持パルスの先頭ののものだけに對

して、その先縁及び後縁付近に上記特徴を有する波形を適用して、他の維持パルスには、従来と同様の単純な矩形波を用いてもよい。或は、走査電極群 19a 側が正電圧になるよう印加される維持パルスに対しては、その立ち上がり時及び立ち下がり時に上記特徴を有する波形を適用するようにして、維持電極群 19b 側が正電圧になるよう印加される維持パルスに対しては従来と同様の単純な矩形波を適用してもよい。

【0073】この場合、上記実施の形態 1、2 のようにすべての維持パルスに対して適用する場合と比べて、発光効率を向上させる効果については劣るけれども、放電遅れの抑制についてはほぼ同等の効果を奏するものと考えられる。

【0074】

【発明の効果】以上のように、本発明によれば、ガス放電パネルの各放電セルに印加する維持パルスを、その先縁から短期間（100ns 以下）においてそれ以降に印加される電圧より絶対値において高い電圧（特に放電セルの放電開始電圧以上の高電圧）が印加されるような波形とすることによって、放電遅れを抑えて確実に発光させ、安定した動作を確保できるので、優れた画質を実現することが可能である。

【0075】また、本発明では、各維持パルスの後縁直後において、これと反対極性の電圧を短期間（100ns 以下）印加することによって、パルスの後縁付近において放電セル内を移動する電子やイオンが強制的に追い返されるので、無効電流の発生を抑制し、これによってガス放電パネルの発光効率を向上させることができる。

【図面の簡単な説明】

【図 1】実施の形態にかかる交流面放電型 PDP の見取図である。

【図 2】上記 PDP の電極マトリックスを示す図である。

【図 3】上記 PDP の駆動時におけるフレーム分割方法を示す図である。

【図 4】実施の形態 1 で、1 つのサブフレームにおいて各電極にパルスを印加するときのタイミングチャートである。

【図 5】実施の形態にかかる PDP 駆動装置の構成を示すブロック図である。

【図 6】図 5 中のスキンドライバの構成を示すブロッ

ク図である。

【図 7】図 5 中のデータドライバの構成を示すブロック図である。

【図 8】実施の形態にかかる維持パルス波形の一例を示す図、及び、従来から用いられている矩形波維持パルスの一例である。

【図 9】実施の形態 1 にかかる波形のパルスを発生するパルス合成回路のブロック図である。

10 【図 10】上記パルス合成回路で第 1 パルス～第 3 パルスが合成される様子を示す図である。

【図 11】実施の形態 2 で放電維持期間において各電極にパルスが印加される様子を示すタイミングチャートである。

【図 12】実施の形態 2 で放電維持期間において各電極にパルスが印加される様子を示すタイミングチャートである。

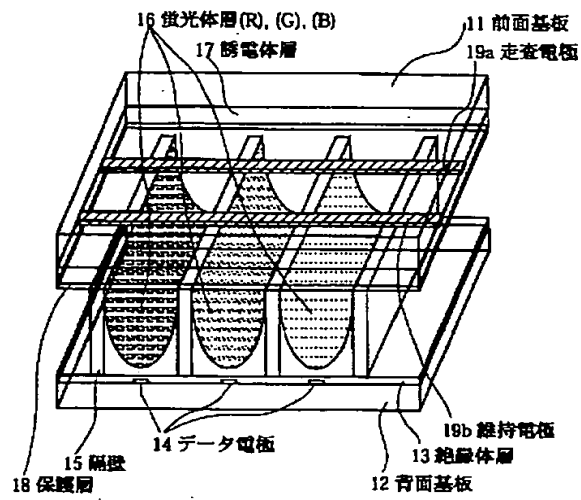
【図 13】実施の形態 2 で放電維持期間において各電極にパルスが印加される様子を示すタイミングチャートである。

20 【図 14】従来例で 1 つのサブフレームにおいて各電極にパルスを印加するときのタイミングチャートである。

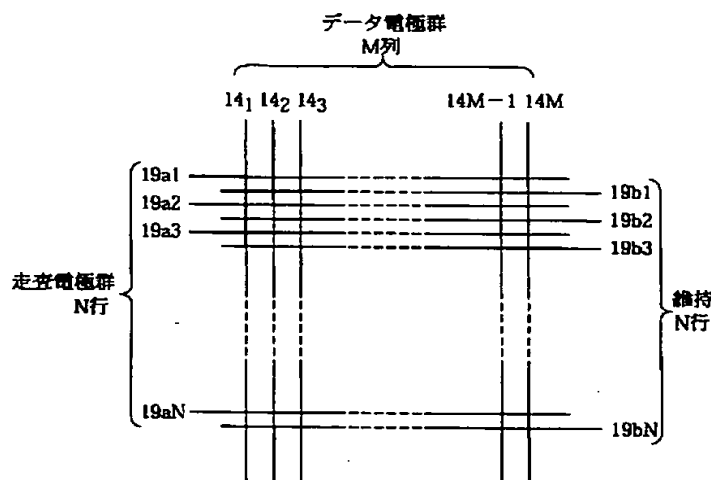
【符号の説明】

- | | |
|----|----------------|
| 11 | 前面基板 |
| 12 | 背面基板 |
| 13 | 誘電体層 |
| 14 | データ電極 |
| 15 | 隔壁 |
| 16 | 蛍光体層 |
| 17 | 誘電体層 |
| 30 | 18 保護層 |
| | 19a 走査電極 |
| | 19b 維持電極 |
| | 100 駆動装置 |
| | 104 スキンドライバ |
| | 105 サステインドライバ |
| | 106 データドライバ |
| | 112a 維持パルス発生器 |
| | 112b 維持パルス発生器 |
| | 131 第 1 パルス発生器 |
| 40 | 132 第 2 パルス発生器 |
| | 133 第 3 パルス発生器 |

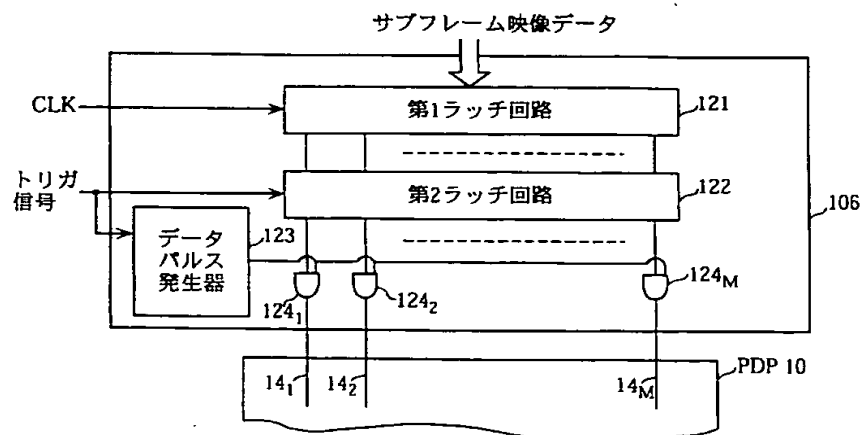
【図1】



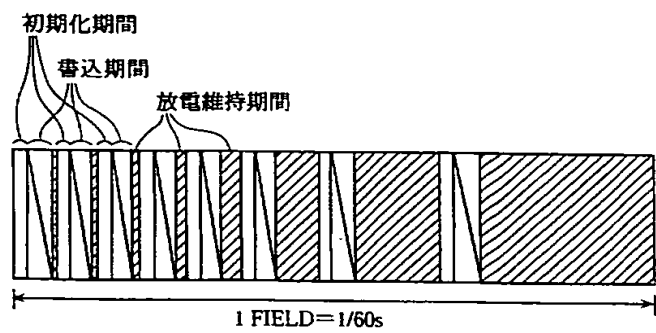
【図2】



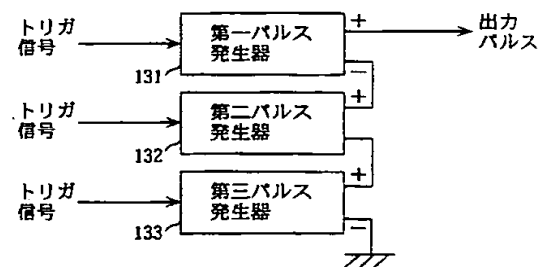
【図7】



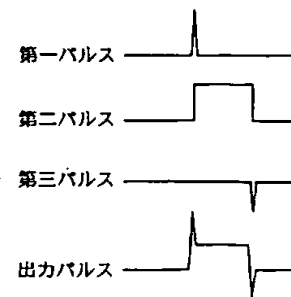
【図3】



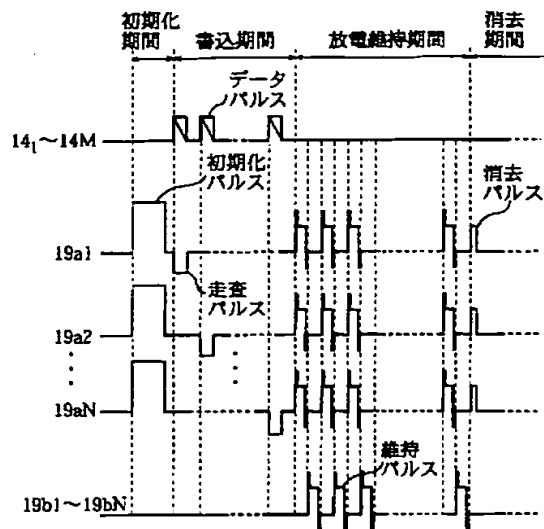
【図9】



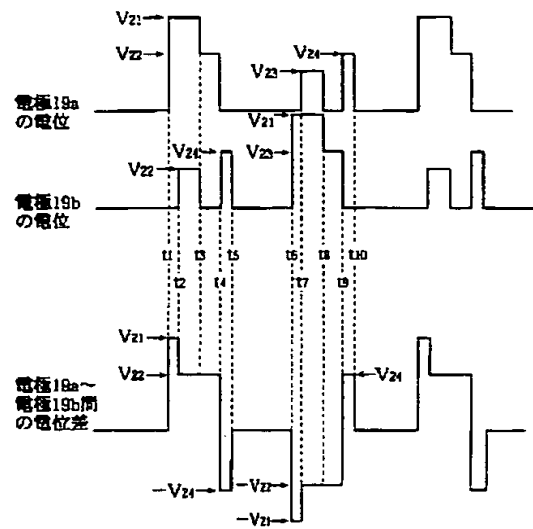
【図10】



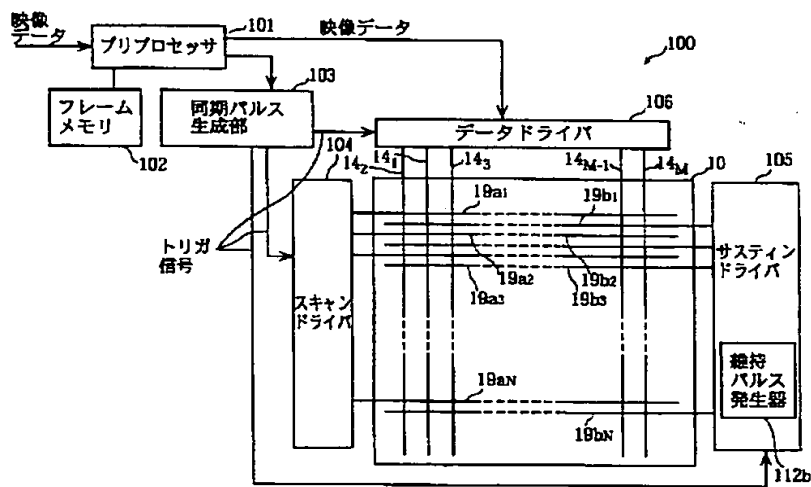
【図4】



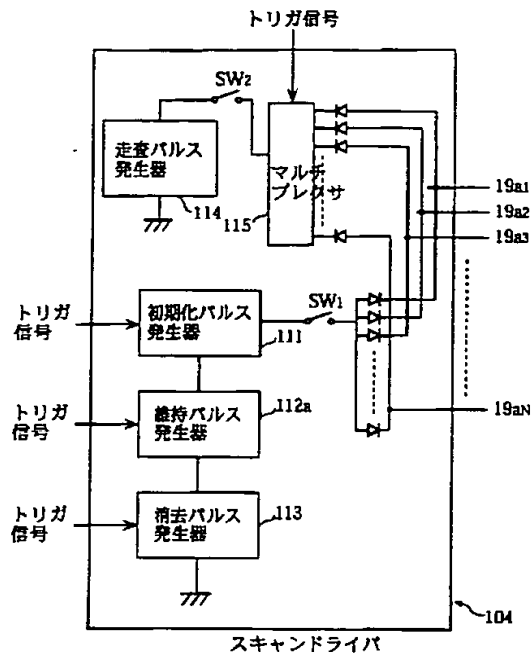
【図13】



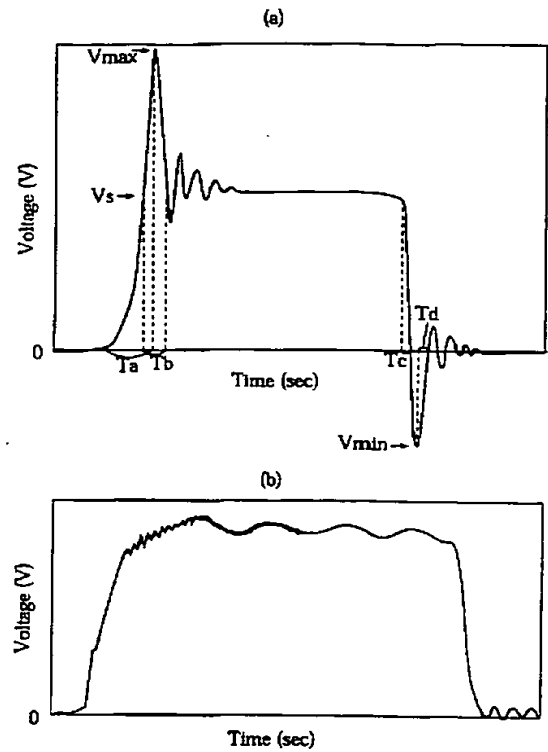
【図5】



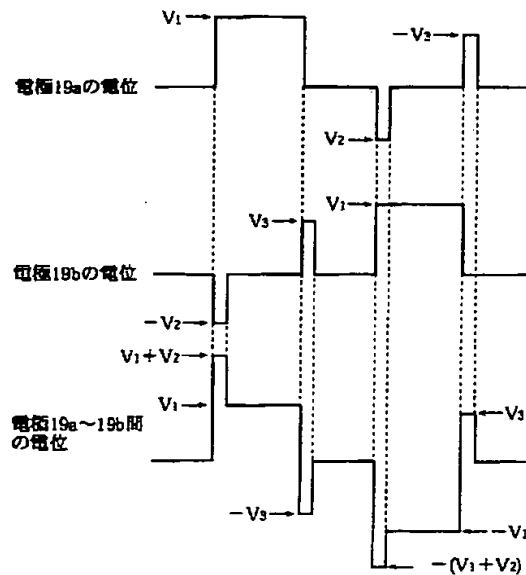
【図6】



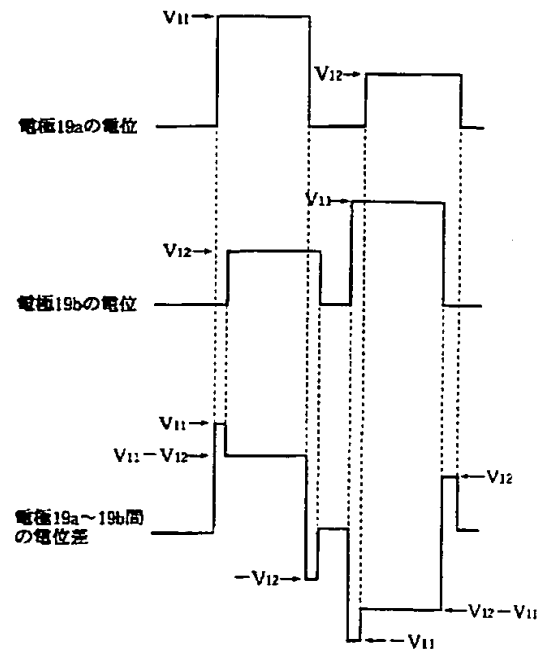
【図8】



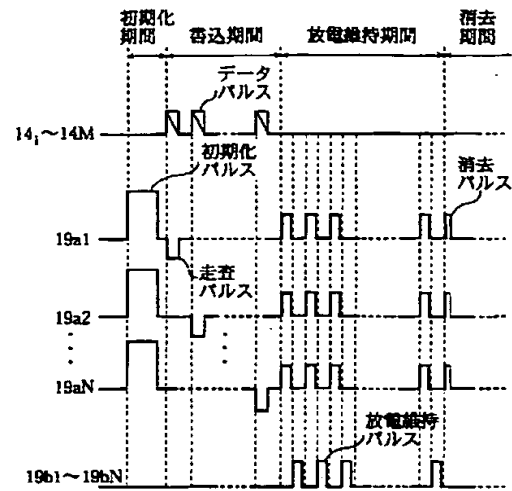
【図11】



【図12】



【図14】



フロントページの続き

(72)発明者 高田 祐助

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5C058 AA11 BA02 BA35 BB25

5C080 AA05 BB05 CC03 DD09 EE29

FF12 GG08 GG12 HH02 HH04

HH05 JJ02 JJ04 JJ05 JJ06